



المعلومات الشخصية



الاسم الثلاثي واللقب	د. محمد عبد علي جودة العبادي
المواليد	1978/11/28
محل التولد	العراق - محافظة البصرة
الجنسية	عراقي
العنوان	البصرة- حي الخليج العربي
البريد الالكتروني	mohammed.joudah@uobasrah.edu.iq
اللقب العلمي	مدرس
الاختصاص العام	هندسة الحاسبات
الاختصاص الدقيق	هندسة الحاسبات
الاختصاص الحالي	هندسة الحاسبات

الشهادات والالقب العلمية

البلد	الجامعة	عنوان الرسالة / الاطروحة	تاريخها	الشهادة
العراق	البصرة	FPGA-Based Parallel Shortest Path Searching Processor For OSPF Routing Protocol.	2014	الدكتوراه
العراق	البصرة	Parallel Optical Array Arithmetic Using Signed-Digit Number Systems Based On Digit-Decomposition Plane Representation.	2004	الماجستير

الدورات التدريبية

اسم الدورة	مكان الدورة	مدة الدورة	تاريخ الدورة
Development of Multimedia Contents	جمهورية كوريا الجنوبية	27 يوم	2016/8/12 – 7/17

المناصب الادارية

الوظيفة (تبدأ من الوظيفة الحالية)	من الفترة	الى الفترة
رئيس قسم هندسة الحاسبات	2020	الى الان
رئيس اللجنة الامتحانية لقسم هندسة الحاسبات	2020	الى الان
مقرر قسم هندسة الحاسبات	2014	2020
تدريسي في قسم هندسة الحاسبات	2008	الى الان
وكيل رئيس اللجنة الامتحانية لقسم هندسة الحاسبات	2014	2015
رئيس لجنة غيابات الطلبة	2014	2020
عضو اللجنة الامتحانية لقسم هندسة الحاسبات	2008	2020
عضوية و رئاسة مجموعة لجان مؤقتة في كلية الهندسة و كلية الاداب	2008	الى الان

النشاط البحثي	
اسم النشاط	مكان وتاريخ النشر
FPGA Design of Image Encryption and Decryption using Chua's Chaotic Masking	International Journal of Electrical and Computer Engineering, IJECE, Accepted Jul 18, 2021.
Implementation of Chaotic System Using FPGA	2021 6th Asia-Pacific Conference on Intelligent Robot Systems (ACIRS 2021) July 16-18, 2021 – Japan, Tokyo.
New Artificial Neural Network Design for Chua's Chaotic System Prediction Using FPGA Hardware Co-Simulation	International Journal of Electrical and Computer Engineering, IJECE, Accepted May 8, 2021.
Design of High Precision Radix-8 MAF Unit with Reduced Latency	2nd International Congress on Human-Computer Interaction, Optimization and Robotic Applications June 26-27, 2020, Turkey.
FPGA Based Hierarchical Fuzzy System	Proc. of the 2nd International Conference on Electrical, Communication and Computer Engineering (ICECCE) 12-13 June 2020, Istanbul, Turkey
Hardware Implementation for High-Speed Parallel Adder for QSD 2D Data Arrays	Proc. of the 2nd International Conference on Electrical, Communication and Computer Engineering (ICECCE) 12-13 June 2020, Istanbul, Turkey
Fast combined decimal/ binary multiplier based on redundant BCD 4221-8421 digits recoding	Iraqi Journal for Electrical and Electronic Engineering (IJECE) – 2018
A New Hardware Architecture for Fuzzy Logic System Acceleration	Iraqi Journal for Electrical and Electronic Engineering (IJECE) - 2016
Design and Implementation of A Novel FPGA-Based Pipelined-Parallel Processor Architecture for Shortest Path Search.	Proceedings of The Second Engineering Scientific Conference of University of Mosul, College of Engineering - 2013
A New Hardware Architecture for Parallel Shortest Path Searching Processor Based-on FPGA Technology.	International Journal of Electronics and Computer Science Engineering (IJECSSE) - 2012
Algorithm For 2D-Data Array Addition Using Digit-Decomposition-Plane Representation	Iraqi Journal for Electrical and Electronic Engineering (IJECE) - 2007
High Speed Parallel Optical Adder for Quaternary Signed-Digit Number Using Digit-Decomposition-Plane Representation	J. Basrah Researches (Sciences) - 2006

السيرة الذاتية لتدريسي جامعة البصرة

النشاطات الثقافية (المشاركات في المؤتمرات والندوات وغيرها)			
مكانه وزمانه		اسم النشاط	
July 16-18, 2021 – Japan, Tokyo.		2021 6th Asia-Pacific Conference on Intelligent Robot Systems (ACIRS 2021)	
June 26-27, 2020, Turkey.		2nd International Congress on Human-Computer Interaction, Optimization and Robotic Applications	
June 12-13 2020, Istanbul, Turkey		2nd International Conference on Electrical, Communication and Computer Engineering (ICECCE)	
جامعة البصرة – كلية الهندسة، 2017/11/27		المدينة الذكية	
جامعة البصرة – كلية الهندسة، 2017/3/27		امنية المعلومات	
جامعة البصرة – كلية الهندسة، 2015/12/27		ندوة علمية IEEE : انترنت الاشياء (IoT)	
جامعة الموصل – كلية الهندسة، 2013/11/21-19		المؤتمر العلمي الهندسي الثاني لجامعة الموصل – كلية الهندسة	
الجوائز وكتب الشكر والشهادات التقديرية			
سبب المنح	الجهة المانحة	تاريخها	الشهادة
مشاركة في دورة تدريبية	جمهورية كوريا الجنوبية	2016	شهادة دورة تدريبية
تقويم بحوث مؤتمر AIC-MITC	جامعة الامام جعفر الصادق (ع)	2016	شهادة تقديرية
التدريسي المميز لقسم هندسة الحاسبات للعام 2015-2014	كلية الهندسة – جامعة البصرة	2015	شهادة تقديرية و كتاب شكر
عن عضوية اللجان الامتحانية و التكليف بلجان اخرى و تنفيذ مهام هندسية خارج كلية الهندسة	عميد كلية الهندسة – عميد كلية الاداب – رئيس جامعة البصرة	2021-2009	مجموعة كتب شكر و تقدير
الخبرات التدريسية			
المرحلة الدراسية		اسم الماد التي درستها	
دراسات عليا (ماجستير)		Parallel and Distributed Systems	
الرابعة		Microcontrollers	
الرابعة		PLC Programming	
الرابعة		Real Time system Applications	
الثالثة		FPGA-Based Digital Systems Design	
الثالثة		Microprocessors and Microcomputers II	
الثانية		Microprocessors and Microcomputers I	
الثانية		Discrete Structures	
الثانية		Computer Organizations	
الاولى		Fundamentals of Logic Systems	
الاولى		Logic Circuits	
عدد الرسائل / والاطارح		الاشراف على الدراسات العليا	
3		الماجستير	